

VOICE NOISE GENERATION CIRCUIT

Publication number: JP61292700 (A)

Publication date: 1986-12-23

Inventor(s): TOFUKU SUKEYUKI

Applicant(s): NIPPON ELECTRIC CO

Classification:


- **international:** *G10L13/00; G10L19/00; G10L13/00; G10L19/00;* (IPC1-7); G10L5/00

- **European:**

Application number: JP19850134773 19850620

Priority number(s): JP19850134773 19850620

Also published as:

 JP2605680 (B2)

Abstract not available for **JP 61292700 (A)**

Data supplied from the **esp@cenet** database — Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 昭61-292700

⑫ Int.Cl.⁴
G 10 L 5/00

識別記号 庁内整理番号
7350-5D

⑬ 公開 昭和61年(1986)12月23日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 音声ノイズ発生回路

⑮ 特 願 昭60-134773

⑯ 出 願 昭60(1985)6月20日

⑰ 発 明 者 東 福 祐 之 東京都港区芝5丁目33番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑲ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

音声ノイズ発生回路

2. 特許請求の範囲

メモリに音声ノイズの原音をサンプリングした波形の一部を記憶させておき、周期的に動くバイナリカウンタとポリノミナルカウンタで前記メモリのアドレスを指定し、バイナリカウンタのキャリーが出るたびにポリノミナルカウンタの内容をバイナリカウンタにセットするようにしたことを特徴とする音声ノイズ発生回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は音声合成に関し、特に所定の時間間隔でサンプリングされた波形のデータを記憶するメモリから読み出されるデータに基づいて、決められた演算処理を実行する音声合成装置の音声ノイ

ズ発生回路に関する。

〔従来の技術〕

従来、音声合成するのに原音を周期的にサンプリングしたデータをメモリに記憶させておき、そのメモリから読み出されたデータに基づいて決められた演算処理を実行し最終的にD/A変換器でアナログ信号を合成する方式がある。

〔発明が解決しようとする問題点〕

上述した従来の音声合成方式では、音声ノイズはトーン波形に比べ周波数が高いのでノイズ波形をそのままサンプリングしようとするサンプリング間隔を小さくしなければならず、そうするとサンプリングデータが膨大な量になりメモリの容量に限りがあるので音声の合成時間が短くなってしまふという欠点があった。さらに音声ノイズは第3図に示すように周波数スペクトルは音声の種類により特定の周波数でピークを持つ連続スペクトルになっているという特徴を持っている。この周波数スペクトルのピーク周波数はサ行の音声ノイズでは8 KHz前後、カ行の音声ノイズでは、

4 KHz 前後になっているのが普通である。特定の周波数でスペクトルのピークを持ち連続スペクトルになる合成ノイズを発生するのに、従来クロック同期で動いている回路のカウント分周信号などで合成できるような簡単に擬似音声ノイズを発生できる回路は知られていなかった。

〔問題点を解決するための手段〕

本発明の音声ノイズ発生回路は、音声ノイズの原音をサンプリングした波形の一部を記憶させたメモリと、メモリのアドレスを指定するバイナリカウンタと、バイナリカウンタに初期値をセットするポリノミナルカウンタと、メモリの出力をアナログ信号に変換するD/A変換器とを有している。

特定の周波数でスペクトルのピークを持つ音声ノイズ波形は時間的に見るとほぼピーク周波数に相当する周波数成分を持つ波形が並んでいて、ピーク周波数より高い周波数成分や低い周波数成分が混在しているが、ピーク周波数成分に比べるとその振幅はかなり小さくなっている。このような特徴を持つ音声ノイズ波形を合成するのに、ピー

ルカウンタ8でメモリ4の下位アドレスを指定する。アドレス入力端子2と3の入力を切換えることにより4種類の合成ノイズを選択できる。メモリ4の内容として第2図のように原音ノイズ波形を25 μ sごとにサンプリングした32点のデータをポリノミナルカウンタ8の上位2ビットでアドレスを切換える為4波形分記憶させておく。バイナリカウンタ7のクロック入力端子1に40 KHzのクロックを入力しバイナリカウンタ7のキャリー出力でポリノミナルカウンタ8の内容をバイナリカウンタ7にセットしポリノミナルカウンタ8を1つ動かす。この時、バイナリカウンタ7にはポリノミナルカウンタ8の内容が初期アドレスとしてセットされ、この初期アドレスから+1したアドレスを順次発生していく。この間ポリノミナルカウンタ8の上位2ビットの内容によってメモリ4内部のサンプリング波形1からサンプリング波形4のうち1つのサンプリング波形が選ばれメモリ4の出力になる。

この動作をくり返してメモリ4の出力をD/A変

換器5でアナログ信号に変換すると出力端子6には第3図に示す原音ノイズの周波数スペクトルに近い第4図に示す連続した周波数スペクトルを持つ信号が得られる。

これをそのままくり返すとピークを持つスペクトルが得られるが連続スペクトルにならない。原音から抜き取った数波形分をくり返す時、波形のスタート位置がランダムになるようにしてくり返せば連続周波数スペクトルを持つようになる。本発明ではスタート位置をランダムに設定するのにポリノミナルカウンタを使っている。ポリノミナルカウンタの周期は実際上合成スペクトルにほとんど影響を及ぼさない。スタート位置を設定した後は原音から抜き取ったノイズ波形データを出力するように本発明ではバイナリカウンタでメモリアドレスを指定するようにしている。

〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例の回路構成図である。

アドレス入力端子2と3はメモリ4の上位アドレスを指定し、バイナリカウンタ7とポリノミナ

ルカウンタ8でメモリ4の下位アドレスを指定する。アドレス入力端子2と3の入力を切換えることにより4種類の合成ノイズを選択できる。メモリ4の内容として第2図のように原音ノイズ波形を25 μ sごとにサンプリングした32点のデータをポリノミナルカウンタ8の上位2ビットでアドレスを切換える為4波形分記憶させておく。バイナリカウンタ7のクロック入力端子1に40 KHzのクロックを入力しバイナリカウンタ7のキャリー出力でポリノミナルカウンタ8の内容をバイナリカウンタ7にセットしポリノミナルカウンタ8を1つ動かす。この時、バイナリカウンタ7にはポリノミナルカウンタ8の内容が初期アドレスとしてセットされ、この初期アドレスから+1したアドレスを順次発生していく。この間ポリノミナルカウンタ8の上位2ビットの内容によってメモリ4内部のサンプリング波形1からサンプリング波形4のうち1つのサンプリング波形が選ばれメモリ4の出力になる。

〔発明の効果〕

以上説明したように本発明は、原音波形をサンプリングしたデータの一部を抽出し、そのデータのくり返して連続周波数スペクトルを持つ信号が合成できる。特に4種類のサンプリングノイズ波形を使うことができるので、原音ノイズ波形の周波数スペクトルが広がっている場合でも原音ノイズ波形からサンプリングしてデータを抽出する位置を変えることにより原音の周波数スペクトルに近い周波数スペクトルを持つ音声ノイズを発生することができる。また、4波形の切りかえもポリノミナルカウンタの内容で行なう為、同じくり返しにならないことにより、よりランダムな波形の発生が可能である。サンプリング間隔は音声ノイズの場合、周波数スペクトルが最大になる周波数が8 KHz位と高いので50 μ s以下のサンプリン

特開昭61-292700(3)

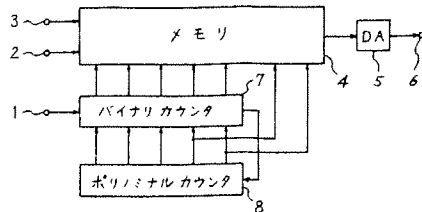
グ間隔でないとうまくサンプリングしてデータをとれないので、音声ノイズをそのまま25μsごとにサンプリングすると1秒間でのサンプリング点は40000点になり、メモリも40000アドレス必要になるが、本発明だと25μsごとに合成データを出力してもメモリ容量は128アドレスですむことになりメモリ容量低減の効果が著しい。必要に応じメモリ容量をふやすことによりちがった周波数スペクトルを持つノイズを合成できる。また周期的クロックを使用して連続周波数スペクトルを持つ信号を簡単な回路で構成できるのでデジタルLSI化するのに適し、原音のノイズ波形をサンプリングしたデータを使うので原音ノイズに近い周波数スペクトルを持つ合成ノイズが得られ、高品質の音声ノイズの合成ができる。なおバイナリカウンタの段数、バイナリカウンタのクロック入力周波数、メモリの出力ビット数、DA変換器のビット数等はそれぞれ合成ノイズの音質に関係しており適当な値を選んでよいことは明らかである。

4. 図面の簡単な説明

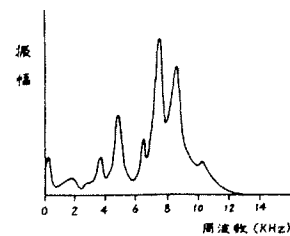
第1図は本発明の一実施例の回路構成図、第2図は第1図のメモリ4に記憶させる原音のノイズ波形をサンプリングしたデータ、第3図は原音ノイズの周波数スペクトル、第4図は合成ノイズの周波数スペクトルである。

1……クロック入力端子、2……アドレス入力端子、3……アドレス入力端子、4……メモリ、5……DA変換器、6……出力端子、7……バイナリカウンタ、8……ポリノミナルカウンタ。

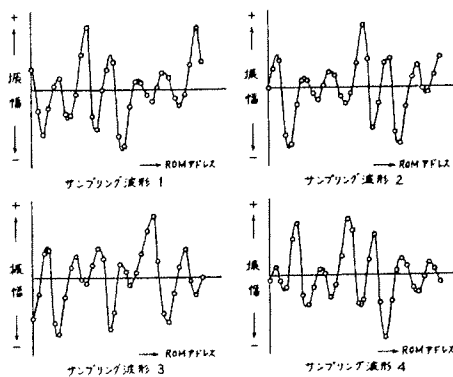
代理人 弁理士 内 原 晋



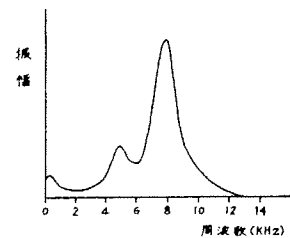
第1図



第3図



第2図



第4図